

For: The Patent Application

Our case No. NT0536US

**\* LIST OF THE PRIOR ART REFERENCES CITED IN THE SPECIFICATION**

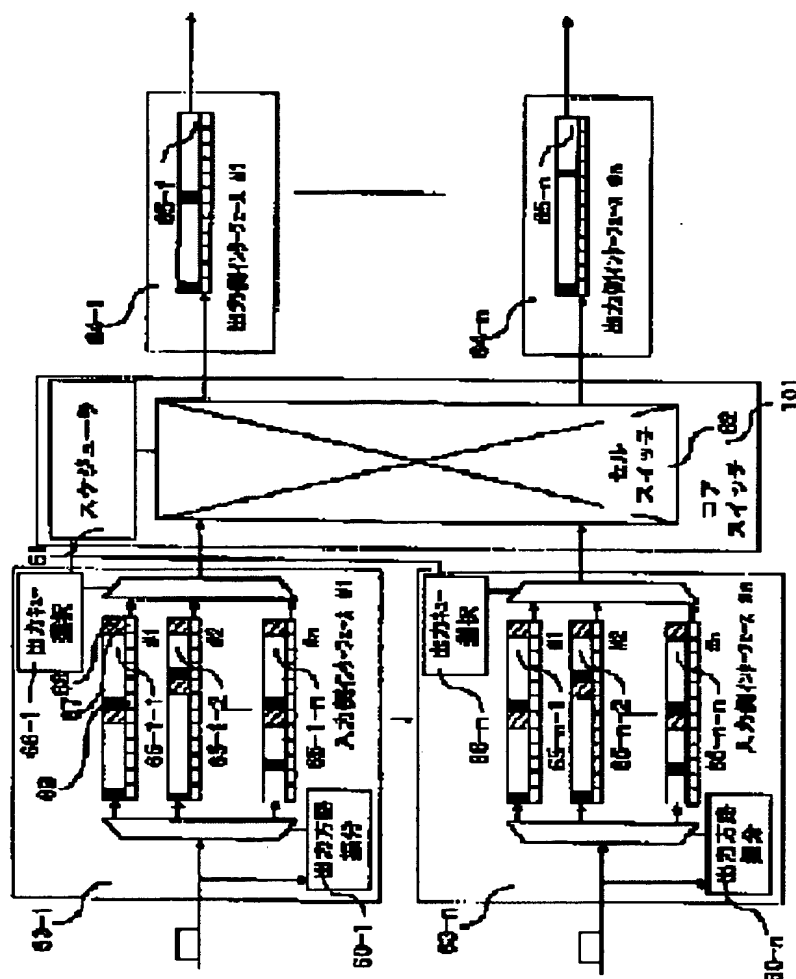
1. Japanese Laid-open No.2000-232482

**MicroPatent® PatSearch FullText:** Record 1 of 1

Search scope: US Granted US Applications EP-A EP-B WO JP ; Full patent spec.

Years: 1971-2002

Text: Patent/Publication No.: JP2000232482



J1050 U.S. PTO  
**10/083253**  
 02/27/02

Order This Patent

Family Lookup

Citation Indicators

JP2000232482 A

## VARIABLE LENGTH PACKET COMMUNICATION APPARATUS

HITACHI LTD HITACHI INFORMATION TECHNOLOGY CO LTD

Inventor(s): ;SAKAMOTO KENICHI ;MATSUYAMA NOBUHITO ;AIMOTO TAKESHI ;ENDO  
NOBORU ;WAKAYAMA KOJI ;MORIWAKI NORIHIKOApplication No. 11047588 JP11047588 JP, Filed 19990225,A1 Published  
20000822Published 20000822

**Abstract: PROBLEM TO BE SOLVED:** To reduce a hardware amount without reducing the through-put of a switch.

**SOLUTION:** Each input interface 63 divides an inputted variable length packet 65 into plural fixed length cells 67, creates the cell for mounting route information to control a switch means 62 from header information of the variable length packet 65. The cell mounting the route information is transmitted to the switch 62 as a leading one and the plural fixed length cells are transmitted to the switch 62 as a succeeding cell group of the leading cell. Besides, the holding unit of the switch 62 is made to be a packet unit. Since route information is not added to the plural fixed length cells, the through-put of the switch 62 is not reduced. Moreover, the holding unit of the switch is made to be the packet unit so that a packet assembling means in an output interface is simplified.

Int'l Class: H04L01256; H04L01228

Priority: JP 10349587 19981209

MicroPatent Reference Number: 000232224  
COPYRIGHT: (C) 2000JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-232482

(P2000-232482A)

(43) 公開日 平成12年8月22日 (2000.8.22)

(51) Int.Cl.<sup>7</sup>

H 0 4 L 12/56

12/28

識別記号

F I

H 0 4 L 11/20

テ-マ-ト (参考)

1 0 2 A 5 K 0 3 0

H

審査請求 未請求 請求項の数25 O L (全 32 頁)

(21) 出願番号 特願平11-47588

(22) 出願日 平成11年2月25日 (1999.2.25)

(31) 優先権主張番号 特願平10-349587

(32) 優先日 平成10年12月9日 (1998.12.9)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000153454

株式会社日立インフォメーションテクノロ  
ジー

神奈川県足柄上郡中井町境456番地

(72) 発明者 坂本 健一

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 100068504

弁理士 小川 勝男

最終頁に続く

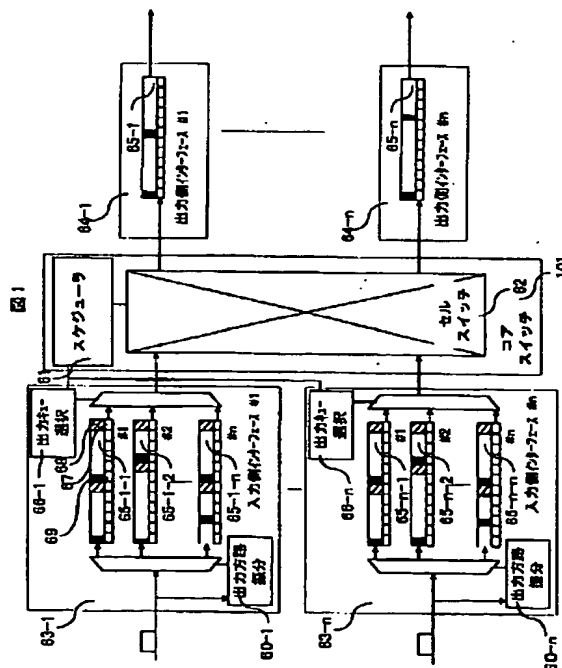
(54) 【発明の名称】 可変長パケット通信装置

(57) 【要約】

【課題】 スイッチのスループットを減じることなく、かつハードウェア量の少ない可変長パケット通信装置を提供することにある。

【解決手段】 各入力インターフェース (63) は、入力された可変長パケット (65) を複数の固定長セル (67) に分割し、前記可変長パケットのヘッダ情報から前記スイッチ手段を制御する方路情報を搭載するセルを生成し、前記方路情報を搭載するセルを先頭セルとしてスイッチ (62) に送出し、方路情報を付加されない前記複数の固定長セルを前記先頭セルの後続セル群としてスイッチに送出する。また、スイッチの保留単位をパケット単位とする。

【効果】 前記複数の固定長セルには方路情報を付加しないので、スイッチのスループットを減じることはない。また、スイッチの保留単位をパケット単位にすることにより、出力インターフェースにおけるパケット組立手段を簡略化することができる。



## 【特許請求の範囲】

【請求項 1】複数の入力インターフェースと、  
 複数の出力インターフェースと、  
 前記複数の入力インターフェースと接続される複数の入力ポートと、前記複数の出力インターフェースと接続される複数の出力ポートとを備え、前記複数の入力インターフェースの各入力インターフェースから入力された可変長パケットを、該可変長パケットのヘッダ情報によって決定される前記複数の出力インターフェースのいずれかの出力インターフェースに振り分けるスイッチ手段とを有し、  
 前記複数の入力インターフェースの各入力インターフェースは、入力された可変長パケットを複数の固定長セルに分割する機能と、前記可変長パケットのヘッダ情報から前記スイッチ手段内部における方路を決定するための方路情報を搭載するセルを生成する機能と、前記方路情報を搭載するセルを先頭セルとして前記スイッチ手段の対応する入力ポートに送出し、前記複数の固定長セルには前記方路情報を付加せずに前記先頭セルの後続セル群として前記対応する入力ポートに送出する機能とを有し、  
 前記スイッチ手段は、前記先頭セルが出力された入力インターフェースと、前記先頭セルに搭載される前記方路情報に対応する出力インターフェースとの間の接続を行い、該対応する出力インターフェースに対しては前記可変長パケットを搭載した前記複数のセルが全て到着するまで他の入力インターフェースから入力される他の可変長パケットを搭載したセルを流入させないようにスイッチングすることを特徴とする可変長パケット通信装置。  
 【請求項 2】前記方路情報は、方路情報を含まない前記複数の固定長セルが送信される信号線とは異なる制御線を用いて通知されることを特徴とする請求項 1 に記載の可変長パケット通信装置。  
 【請求項 3】前記スイッチ手段は、前記複数の出力ポートの各出力ポートの空き状態を監視し、その空き情報を前記複数の入力インターフェースに通知する手段を有し、  
 前記複数の入力インターフェースの各入力インターフェースは、通知された空き情報に基づき、空いている出力ポートに接続されている出力インターフェースに送出すべき可変長パケットを搭載した前記スイッチ手段に送出することを特徴とする請求項 1 又は請求項 2 の何れかに記載の可変長パケット通信装置。  
 【請求項 4】前記スイッチ手段は、前記複数の入力インターフェースの各入力インターフェース対応に複数の待機バッファと、待機バッファに空きがでると、次のセルの送信を許可する信号を前記入力インターフェースに対して送出する機能を有することを特徴とする請求項 3 に記載の可変長パケット通信装置。  
 【請求項 5】前記複数の入力インターフェースの各入力

インターフェースは、出力インターフェース対応に設けられた複数のキューを有し、入力された可変長パケットのヘッダ情報に応じて前記複数のキューの対応するキューにキューイングすることを特徴とする請求項 1 乃至請求項 4 の何れかに記載の可変長パケット通信装置。  
 【請求項 6】前記複数の入力インターフェースの各入力インターフェースは、出力インターフェース対応に設けられた複数のキューと、入力された可変長パケットをそのヘッダ情報に応じて前記複数のキューの対応するキューに振り分ける機能とを有し、前記複数の入力インターフェースの各入力インターフェースは、前記複数のキューの状況を管理する管理手段を有し、  
 前記スイッチ手段は、各入力インターフェースの前記管理手段から前記複数のキューの状況の通知を受け、その通知に基づき各入力インターフェースに送信を許可する出力インターフェースを通知するスケジューラを有することを特徴とする請求項 1 又は 2 に記載の可変長パケット通信装置。  
 【請求項 7】前記複数の入力インターフェースの各入力インターフェースは、出力インターフェース及び入力される可変長パケットの優先度クラス別に設けられた複数のキューと、入力された可変長パケットをそのヘッダ情報とその優先度クラスに応じて前記複数のキューの対応するキューに振り分ける機能とを有し、  
 前記スイッチ手段は、前記複数の出力ポートの各出力ポートの空き情報を監視し、その空き情報を前記複数の入力インターフェースに通知する手段を有し、  
 前記複数の入力インターフェースの各入力インターフェースは、通知された空き情報と、キューイングされている可変長パケットの優先度クラスに基づき、キューイングされている可変長パケットを前記スイッチ手段に送出することを特徴とする請求項 1 又は請求項 2 の何れかに記載の可変長パケット通信装置。  
 【請求項 8】前記複数の入力インターフェースの各入力インターフェースは、前記可変長パケットが IP パケットである場合には、その IP パケットの TOS フィールド情報により前記優先度クラスを判断することを特徴とする前記請求項 7 に記載の可変長パケット通信装置。  
 【請求項 9】前記複数の出力インターフェースの各出力インターフェースは、前記複数の固定長セルから可変長パケットを再組立する手段を有することを特徴とする請求項 1 乃至請求項 8 の何れかに記載の可変長パケット通信装置。  
 【請求項 10】前記スイッチ手段は、クロスバースイッチであることを特徴とする請求項 1 乃至請求項 9 のいずれかに記載の可変長パケット通信装置。  
 【請求項 11】複数の入力側インターフェースと複数の出力インターフェースを備え、各入力側インターフェースからの入力可変長パケットをヘッダ情報によって決定されるいずれかの出力ポートに振り分けるスイッチ手段

を有する可変長パケット通信装置において、  
入力側インターフェースには入力する可変長パケットの  
到着毎にパケットの出力インターフェースを決定する出  
力方路振り分け機能と、パケットの送信される出力イン  
ターフェース別にパケットをキューイングするためのキュー  
を持ち、各キューでは1ないし複数のパケットを搭載  
する固定長のデータの固まりであるコンテナを生成する  
機能を持ち、

スイッチ手段は前記コンテナ単位にスイッチングを行う  
機能を持ち、コンテナを出力側インターフェースに送信  
し、

出力側インターフェースでは受信したコンテナから可変  
長パケットを取り出す事によりパケットをスイッチング  
することを特徴とする可変長パケット通信装置。

【請求項12】前記入力側インターフェースには、可変  
長パケットの到着毎にパケットの出力インターフェース  
を決定する出力方路振り分け機能と、パケットの出力イン  
ターフェース別にパケットをキューイングするための  
キューを持ち、

出力キュー選択部は前記入力側インターフェース内の各  
キューの状況を管理してスイッチ手段のスケジューラに  
通知を行い、

前記スイッチ手段のスケジューラは各入力側インターフ  
ェースからの情報に基づきスケジューリングを行い、各  
入力側インターフェースに送信を許可する送出先を通知  
し、

入力側インターフェースでは本通知に基づき指定された  
出力インターフェース向けのパケットを搭載するコンテ  
ナをスイッチに入力する事を特徴とした請求項11に記  
載の可変長パケット通信装置。

【請求項13】複数の入力側インターフェースと複数の  
出力インターフェースを備え、各入力側インターフェ  
ースからの入力可変長パケットをヘッダ情報によって決定  
されるいずれかの出力ポートに振り分けるスイッチ手段  
を有する可変長パケット通信装置において、

入力側インターフェースには入力する可変長パケットの  
到着毎にパケットの出力インターフェースとパケットの  
ネットワークにおける優先度クラスを決定する出力方路  
振り分け機能と、パケットの送信される出力インターフ  
ェースとパケットのネットワークにおける優先度クラス  
別にパケットをキューイングするためのキューを持ち、  
各キューでは1ないし複数のパケットを搭載する固定長  
のデータの固まりであるコンテナを生成する機能を持  
ち、

スイッチ手段は前記コンテナ単位にスイッチングを行う  
機能を持ち、コンテナを出力側インターフェースに送信  
し、

出力側インターフェースでは受信したコンテナから可変  
長パケットを取り出す事によりパケットをスイッチング  
することを特徴とする可変長パケット通信装置。

【請求項14】前記優先度クラスを識別する出力方路振  
り分け機能の優先度クラスを識別する出力方路振り分け  
機能の識別方法として、IPパケットのTOSフィールド情  
報を使用することを特徴とする請求項13記載の可変長  
パケット通信装置。

【請求項15】複数の入力側インターフェースと複数の  
出力インターフェースを備え、各入力側インターフェ  
ースからの入力可変長パケットをヘッダ情報によって決定  
されるいずれかの出力ポートに振り分けるスイッチ手段  
を有する可変長パケット通信装置において、

入力側インターフェースには入力する可変長パケットの  
到着毎にパケットの出力インターフェースを決定する出  
力方路振り分け機能と、パケットの送信される出力イン  
ターフェース別にパケットをキューイングするためのキュー  
を持ち、各キューにためられたデータを固定長のデー  
タの固まりであるコンテナに搭載する機能を持ち、  
スイッチ手段は前記コンテナ単位にスイッチングを行う  
機能を持ち、コンテナを出力側インターフェースに送信  
し、

出力側インターフェースには、各入力側インターフェ  
ースから到来するコンテナをそれぞれ格納する各入力側イ  
ンターフェース対応のキューを持ち、  
各キューではそれぞれ到着したコンテナ列から可変長パ  
ケットを取り出す事によりパケットをスイッチングする  
ことを特徴とする可変長パケット通信装置。

【請求項16】前記入力側インターフェースには、可変  
長パケットの到着毎にパケットの出力インターフェース  
を決定する出力方路振り分け機能と、パケットの出力イン  
ターフェース別にパケットをキューイングするための  
キューを持ち、

出力キュー選択部は前記入力側インターフェース内の各  
キューの状況を管理してスイッチ手段のスケジューラに  
通知を行い、

前記スイッチ手段のスケジューラは各入力側インターフ  
ェースからの情報に基づきスケジューリングを行い、各  
入力側インターフェースに送信を許可する出力側インタ  
ーフェースを通知し、各出力側インターフェースに対し  
てコンテナが到来するもとの入力側インターフェースを  
通知し、

入力側インターフェースでは本通知に基づき指定された  
出力インターフェース向けのパケットを搭載するコンテ  
ナをスイッチに入力し、出力側インターフェースではス  
イッチから受信したコンテナを通知されたキューに格納  
しパケットを取り出すことことを特徴とした請求項15  
に記載の可変長パケット通信装置。

【請求項17】複数の入力側インターフェースと複数の  
出力インターフェースを備え、各入力側インターフェ  
ースからの入力可変長パケットをヘッダ情報によって決定  
されるいずれかの出力ポートに振り分けるスイッチ手段  
を有する可変長パケット通信装置において、

入力側インターフェースには入力する可変長パケットの到着毎にパケットの出力インターフェースとパケットのネットワークにおける優先度クラスを決定する出力方路振り分け機能と、パケットの送信される出力インターフェースとパケットのネットワークにおける優先度クラス別にパケットをキューイングするためのキューを持ち、各キューにためられたデータを固定長のデータの固まりであるコンテナに搭載する機能を持ち、スイッチ手段は前記コンテナ単位にスイッチングを行う機能を持ち、コンテナを出力側インターフェースに送信し、

出力側インターフェースには、各入力側インターフェースから到来するコンテナをそれぞれ格納する各入力側インターフェースとネットワークにおける優先度クラス別にキューを持ち、

各キューではそれぞれ到着したコンテナ列から可変長パケットを取り出す事によりパケットをスイッチングすることを特徴とする可変長パケット通信装置。

【請求項 18】前記優先度クラスを識別する出力方路振り分け機能の優先度クラスを識別する出力方路振り分け機能の識別方法として、IPパケットのTOSフィールド情報を使用することを特徴とする請求項 17 記載の可変長パケット通信装置。

【請求項 19】前記スイッチ手段において、スイッチ手段にクロスバー方式を用いることを特徴とする請求項 11 乃至請求項 18 の何れかに記載の可変長パケット通信装置。

【請求項 20】複数の入力インターフェースと、複数の出力インターフェースと、前記複数の入力インターフェースと接続される複数の入力ポートと、前記複数の出力インターフェースと接続される複数の出力ポートとを備え、前記複数の入力インターフェースの各入力インターフェースから入力された可変長パケットを、該可変長パケットのヘッダ情報によって決定される前記複数の出力インターフェースのいずれかの出力インターフェースに振り分けるスイッチ手段とを有し、

前記複数の入力インターフェースの各入力インターフェースは、入力パケットの優先度クラスを決定する手段と、前記複数の出力インターフェース及びパケットの優先クラス対応に設けられた複数のキューと、入力された可変長パケットをそのヘッダ情報に応じて前記複数のキューの対応するキューに振り分ける手段と、同一優先度クラスのパケットが異なる出力インターフェース対応のキューに滞留している場合に、重み付きラウンドロビン法により前記スイッチ手段に送出するパケットを選定する手段とを有することを特徴とする可変長パケット通信装置。

【請求項 21】前記スイッチ手段は、前記複数の出力ポートの各出力ポートの空き状態を監視し、その空き情報

を前記複数の入力インターフェースに通知する手段を有し、

前記複数の入力インターフェースの各入力インターフェースは、通知された前記空き情報に基づき、同一優先度クラスのパケットが滞留している異なる出力インターフェース対応のキューのうち、空いている出力ポートに接続されている出力インターフェース対応のキューから、重み付きラウンドロビン法により送出パケットを選定することを特徴とする請求項 20 に記載の可変長パケット通信装置。

【請求項 22】前記スイッチ手段は、前記複数の出力ポートの各出力ポートの空き状態を監視し、前記複数の出力インターフェースのうちの何れかの出力インターフェースに送出するパケットのヘッダ部に、その空き情報を記述して、該パケットを該出力インターフェースに送出する手段を有し、

前記複数の出力インターフェースの各出力インターフェースは、受けとったパケットのヘッダ部から前記空き情報を抜き出し、前記スイッチ手段を介して、前記複数の入力インターフェースの何れかの入力インターフェースに前記空き情報を通知する手段を有し、

前記複数の入力インターフェースの各入力インターフェースは、通知された前記空き情報に基づき、同一優先度クラスのパケットが滞留している異なる出力インターフェース対応のキューのうち、空いている出力ポートに接続されている出力インターフェース対応のキューから、重み付きラウンドロビン法により送出パケットを選定することを特徴とする請求項 20 に記載の可変長パケット通信装置。

【請求項 23】複数の入力インターフェースと、複数の出力インターフェースと、前記複数の入力インターフェースと接続される複数の入力ポートと、前記複数の出力インターフェースと接続される複数の出力ポートとを備え、前記複数の入力インターフェースの各入力インターフェースから入力された可変長パケットを、該可変長パケットのヘッダ情報によって決定される前記複数の出力インターフェースのいずれかの出力インターフェースに振り分けるスイッチ手段とを有し、

前記複数の入力インターフェースの各入力インターフェースは、入力パケットの優先度クラスを決定する手段と、前記複数の出力インターフェース及びパケットの優先クラス対応に設けられた複数のキューと、入力された可変長パケットをそのヘッダ情報に応じて前記複数のキューの対応するキューに振り分ける手段と、前記複数のキューに異なる優先度クラスのパケットが滞留している場合に、完全優先制御により前記スイッチ手段に送出するパケットを選定する手段とを有することを特徴とする可変長パケット通信装置。

【請求項 24】複数の入力インターフェースと、

複数の出力インターフェースと、  
前記複数の入力インターフェースと接続される複数の入力ポートと、前記複数の出力インターフェースと接続される複数の出力ポートとを備え、前記複数の入力インターフェースの各入力インターフェースから入力された可変長パケットを、該可変長パケットのヘッダ情報によって決定される前記複数の出力インターフェースのいずれかの出力インターフェースに振り分けるスイッチ手段とを有し、

前記複数のキューに異なる優先度クラスのパケットが滞留している場合には、完全優先制御により前記スイッチ手段に送出するパケットを選定し、同一の優先度クラスであって異なる出力インターフェース行きのパケットが滞留している場合には、重み付きラウンドロビン法により前記スイッチ手段に送出するパケットを選定することを特徴とする可変長パケット通信装置。

【請求項25】前記複数の入力インターフェースの各入力インターフェースは、入力パケットのヘッダ情報に基づき優先度クラスを決定することを特徴とする請求項20乃至請求項24の何れかに記載の可変長パケット通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はパケット通信装置に係わり、特に可変長パケットをスイッチングする可変長パケット通信装置（特にIPルータ）に関する。

【0002】

【従来の技術】近年インターネットを始めとするデータトラフィックが急激に増大している。このトラフィックの急激な増大に対応するためには、通信路の大容量化、交換ノードを始めとする通信装置の高速・大容量化が必須となる。

【0003】従来の可変長パケット通信装置では、各入力インターフェースがバスで接続され、パケットが到来するとバスに接続されたマイクロプロセッサに送信され、マイクロプロセッサでパケットの解析を行った後、所望の方路に出力する構成をとっていた。しかし、バスやマイクロプロセッサの処理がネックとなり高速な処理を行うことが困難であった。

【0004】またフレームリレースイッチの様に、パケット単位でスイッチングを行うスイッチング装置も使用されてきた。この装置では可変長パケット単位でスイッチリソースの割り当て解放を行う。しかしこのような装置では、パケットの送信終了をバイト毎に監視する必要があり、また割り当て制御をバイト単位で行う必要があるため、この制御部分の処理がネックとなって大容量パケットスイッチが構成できない問題がある。

【0005】これに対して、近年通信装置内部にスイッチを用いた、比較的高速なパケット通信装置も登場している。この例としては、スイッチコアにThe Tiny Tera:

A small high-bandwidth packet switch core, IEEE Micro, Jan-Feb 1997に記述されているようなスイッチを用いる方式が知られている（以下「従来技術1」という）。この方式では、スイッチに入力する入力側インターフェースでパケットを固定長のセルに分割してセルスイッチであるスイッチコアに送出し、スイッチコアはセル単位に所望の方路に転送し、そして、出力側インターフェースにおいて分割された固定長セルからパケットを再構成することでパケットのスイッチングを実現している。

【0006】また、特開平5-227211号公報（以下「従来技術2」という。）には、可変長パケットを小パケットに分解し、各小パケットに行き先を表示するための内部ヘッダを付与してスイッチ部に送り込み、スイッチ部では内部ヘッダに基づいてATMスイッチングを行い、出力側で可変長パケットに組み立てること、ある転送元チャンネルと転送先チャンネルとの間にスイッチを介してバスが設定され、パケットの転送が行われている間は、このバスを固定化し、他のチャンネルは転送を待ち合わせる旨が開示されている。

【0007】

【発明が解決しようとする課題】従来技術1では、スイッチの占有単位が1セル単位であり、出力側インターフェースに到着するパケットは、各入力側インターフェースからインターリーブされた形で到着するため、出力側インターフェースには各入力側インターフェースから到着するセルを別々のキューに蓄積し、各キューごとにパケットを再構成（ATM交換機のCLAD機能に相当）し、その後パケットを伝送路に出力する必要がある。送信側インターフェースではセルが到着すると、まず入力側インターフェースを識別する機能が必要で、更にそれぞれの入力側インターフェースから到来したパケットの再構成を行うためのキューを持つため、制御するため及びキューを構成するためのハードウェア量が増加する問題があった。

【0008】この点、従来技術2では、転送先の組立部で待ち合わせバッファが不要となり、ハードウェア量を少なくすることができる。

【0009】しかし、従来技術2では、各小パケットに対して出力先を表示するフィールドを設けており、このフィールドの大きさが小パケットの大きさに比較して大きな範囲を占めることになる。従って、上記フィールドのオーバーヘッドが大きくなり、スイッチのスループットを減じてしまう。

【0010】そこで、本発明の第1の目的はスイッチのスループットを減じることなく、かつハードウェア量の少ない可変長パケット通信装置を提供することにある。

【0011】また、爆発するインターネットトラフィックを処理するため、バックボーンには超大容量なルータが必要である。このようなルータを構成する場合には内部



に超大容量スイッチが必要となる。超大容量スイッチを構成するためには、スイッチ内部での並列処理が有効である。一般にスイッチのスループットは、スイッチ内部のクロック周波数と並列処理ビット数の積で決定されるため、スイッチ内部での並列処理ビット数を大きくすることにより、大容量スイッチ実現が可能となる。並列処理ビット数を大きくするには、スイッチ内部の処理単位のビット数を大きくする必要がある。しかし、パケットをセルに分割し、単にそのセルを処理単位とするスイッチでは、並列処理ビット数はセルの大きさにより制約を受けるので、大容量スイッチを構成することは困難であった。

【0012】そこで、本発明の第2の目的は、大容量スイッチ内部の並列処理を有効に行うことができる可変長パケット通信装置を提供することにある。

【0013】また、インターネットには様々な種類のサービスが収容されるため、特定のパケットを優先的に送信したい場合がある。例えば、VPN (Virtual Private Network) 内を流れるパケットや、リアルタイム性が要求される動画データ等を搭載するパケット等を優先的に送信する場合である。

【0014】そこで、本発明の第3の目的は、特定パケットを優先的に送信することができる可変長パケット通信装置を提供することにある。

【0015】

【課題を解決するための手段】前記第1の課題を解決するために、本発明では、入力側インターフェースにおいて、可変長パケットをセル群に分割する。入力側インターフェースは、可変長パケットのヘッダ情報から出力方路を表示したセル（スイッチ制御用セル）を生成し、このスイッチ制御用セルを先頭セルとしてスイッチに入力し、その後続セルとして上記セル群をスイッチに入力する。スイッチはこの先頭セルの情報に従いパケットのスイッチングを行う。従って、上記セル群には出力方路情報を付加しない。

【0016】このときスイッチの保留単位をパケット単位とする。すなわち、1つの入力側インターフェースから出力側インターフェースに、あるパケットを構成するセルの出力が開始されると、そのパケットを構成する全てのセルが出力側インターフェースに到着するまでスイッチを保留する。別の表現をするならば、出力側インターフェースは、別の入力側インターフェースから到着するセルを受け取らないようにする。これにより、受信側インターフェースでは到着セル順にキューイングすることにより、パケットの再構成が可能となる。本方式では、セル群単位ではなく、パケット単位に出力方路を表示するフィールドを付与するので、スイッチを効率よく使用でき、かつ送信側インターフェースのハードウェア量が少ない通信装置を構成できる。更に本発明では、スイッチの開閉自体はセル単位に行うため、従来のフレー

ムリレー交換機の例に示したようなスイッチのスケジューラの負荷増大による速度ネックを回避することができ、大容量化を行うことができる。

【0017】また、本願の他の発明では、前記第1の課題及び前記第2の課題を解決するために、入力側インターフェースに、1乃至複数のパケットを搭載するデータ単位である、固定長パケットコンテナを導入する。入力側インターフェースでは、送信される出力側インターフェースごとにパケットをキューイングし、パケットコンテナに同一出力インターフェース行きのパケットを搭載する。このとき、1つのパケットは1つのコンテナに搭載され、2つのコンテナにまたがらないようにする。スイッチはこのコンテナを単位にスイッチングを行い、出力側インターフェースではこのコンテナからパケットを取り出し、伝送路に送出する。これにより、出力側インターフェースではパケットの再構成を容易に行うことができる。更にコンテナにすることにより、スイッチ内部の処理単位が大きくなり、並列に展開できるビット数を増やすことができ、スイッチの大容量化を行うことができる。

【0018】さらに、本願の他の発明では、前記第2の課題を解決するために、入力側インターフェースに、固定長コンテナを導入する。入力側インターフェースでは、送信される出力側インターフェースごとにパケットをキューイングする。そしてコンテナに1乃至複数のパケットを搭載する。この時、パケットを複数コンテナにまたがって搭載することを許容する。スイッチはこのコンテナを単位にスイッチングを行い、出力側インターフェースではこのコンテナからパケットを取り出し、伝送路に送出する。この方式では、出力側インターフェースでは、複数コンテナにまたがるパケットを再構成するため、各入力側インターフェースに対応したパケット組立バッファを持つ。これにより、並列展開のネックを解消し、スイッチの大容量化を行うことができる。さらに、パケットの切れ目を意識しないでコンテナにパケットを詰めるため、定常的にPADを入れる必要がなく、従ってコンテナの使用率を高めることができるため、スイッチの利用率を上昇させることができる。

【0019】また、本願の他の発明では、上記第3の目的を解決するために、入力側インターフェースに、各出力側インターフェース対応に優先クラス別のキューを設ける。これにより、HOL(Head of Line)ブロッキングの問題を解消できるとともに、特定パケットを優先的に送信することができる可変長パケット通信装置を提供することができる。

【0020】

【発明の実施の形態】以下、図を用いて本発明の実施例1乃至実施例3について説明する。

【0021】まずはじめに、実施例1乃至実施例3に共通にする、パケット通信装置の構成を図17乃至図18

を用いて説明する。

【0022】図17に示すパケット通信装置は、可変長パケットが到来し、物理レイヤの終端処理を行う入力側物理レイヤ処理部102、可変長パケットのヘッダを解析し、出力方路等の決定を行う入力側インターフェース3、入力してきたパケットを所望の方路に転送するコアスイッチ101、出力側で可変長パケットの送信処理を行う出力側インターフェース4、送信フレームにパケットを詰め込むなどの送信側での物理レイヤの処理を行う出力側物理レイヤ処理部103と、これらの各部に対する設定を行ったり、監視を行い、オペレーションを行うための装置との通信を行う制御部100より構成される。

【0023】図18に別のパケット通信装置の構成例を示す。パケットレイヤの処理を行う入力側インターフェース3に複数の物理レイヤ処理部102を接続し、パケットレイヤ処理部では複数の伝送路から到来した可変長パケットをまとめて処理する。これによりパケット検索のテーブルが共用出来るため、装置のコストを著しく減じることが出来る。

【0024】以下それぞれの実施例について図を用いて説明する。

【0025】〔実施例1〕図1は本発明による、パケット通信装置の一実施例である。図1では図17乃至図18の入力インターフェース3、コアスイッチ101、出力インターフェース4の各部分を記述したものである。セルスイッチ62は、例えばクロスバスイッチで構成される。各入力側インターフェース63は、出力側インターフェース対応に設けられたn個のキュー、入力された可変長パケットのヘッダ情報により該可変長パケットが送出されるべき出力側インターフェースを特定し、該可変長パケットに対応するキュー65に振り分ける出力方路振分部60、及び上記n個のキューの何れかのキューを選択し、キューイングされている可変長パケットのセルスイッチ62への出力を許可する出力キュー選択部66を設ける。また、各出力側インターフェース64には1個のキュー65を設ける。なお、以下、可変長パケットを単にパケットと呼ぶ場合もある。

【0026】本パケット通信装置の特徴は、入力側インターフェースにおいて、入力パケットを複数の固定長のセルに分割することである。ここでセルとは固定長のデータの固まりを意味し、ATMセルに限ったものではない。

【0027】ここで、パケットの固定長セルへの分割について、図13乃至図15を用いて詳述する。

【0028】図13は、IPパケットを装置内セルに分割する際のフォーマットの一実施例を示す。本フォーマットは、装置内ヘッダ68を先頭に配置し、入力されたIPパケットを複数の固定長セルに分割したセル群67をその後続に配置するフォーマットとなっている。パケット長が

セル長の定数倍にならない場合は、最後のセルにPAD69を挿入する。

【0029】装置内ヘッダ68は次のようにして生成される。各入力側インターフェースの出力方路振分60は、入力されたIPパケットのIPヘッダ73から出力先インターフェースを検索し、更にパケット長をカウントし、行き先インターフェース70とパケット長71を示すフィールドを持つ装置内ヘッダ68を作成する。後続のセル群67には出力先インターフェース情報を含むヘッダやトレイラ情報は付加されない。

【0030】なお、パケット長71には、パケット長の代わりに、パケットを搭載するために必要なセル数を表示しても良い。パケットの優先度クラスを表示するフィールドを装置内ヘッダ68領域に設け、スイッチ内で優先制御を行っても良い。この優先制御については後述する。

【0031】上述のように、先頭セルに出力インターフェース情報をもたせ、後続のセル群には出力先インターフェース情報を含むヘッダ、トレイラ情報等を付加しないので、各セル群にヘッダ等を付加する場合に比べて、オーバーヘッドを削減することができる。従って、スイッチのスループットを減じることはない。

【0032】図14は、IPパケットのセル群への分割する際のフォーマットの他の実施例を示す。図13では装置内ヘッダ68のみで一つのセルを構成する例を説明したが、図14に示すフォーマットでは、装置内ヘッダ68が短い場合に、装置内ヘッダ68と共にIPパケットも先頭セルに搭載している点が図13のフォーマットと異なる。

【0033】図15は、IPパケットのセル群への分割する際のフォーマットの他の実施例を示す。図13、14では分割したパケットを搭載した2つ目以降のセル67（上記先頭セル以外のセル）には、ヘッダやトレイラ情報は付加されていないが、図15の実施例のセル75では、装置内の誤り検出を検出するためのセルシーケンスナンバ76又は誤り検出符号を搭載し、装置内障害を検出する。但し、この場合も、先頭セル以外のセル群75には、出力インターフェース情報は付加されない。従って、先頭セル以外の各セル群に出力インターフェース情報を付加する場合に比べ、オーバーヘッドを少なくすることができる。

【0034】なお、誤り検出符号を搭載する場合には最後のセルのみに誤り検出符号を搭載する方法も考えられる。また、図15では、先頭セルにパケット長を搭載して最終パケットを認識する例を示しているが、本実施例のヘッダ情報に最終セル、先頭セルの識別子を搭載して1パケットを構成するセル群を認識しても良い。

【0035】再び図1の説明に戻る。上述のように、入力されたパケットはセル群に分割される。図1の各入力側インターフェースにおけるキューには、入力されたパケットが滞留している様子を示している。キューの上段

はバケットであり、下段はセル単位である。セル群出力キュー選択部61は、送信するバケットを選択し（すなわちセルスイッチ62への送信を許可するキューを選択する）、この指示に従い、入力側インターフェースは、装置内ヘッダ68を先頭セルとしてセルスイッチ62に送信する。セルスイッチでは、バケットの先頭のスイッチ設定情報68を受け取り、そのスイッチ設定情報に基づき、入力側インターフェースとセル群を出力すべき出力側インターフェースとの間の接続関係を設定する。セルスイッチはその接続関係を設定後、装置内ヘッダ68に後続するセル群を連続して、その出力側インターフェースに送信する。この間、同一の出力側インターフェースに対しては、他の入力側インターフェースからセルを送信しないようにする。これにより、出力側インターフェースには一つのバケットを構成するセルが連続して到来することになるので、バケット再構成のためのキューは1つで足り、ハードウェア量を少なくすることができる。

【0036】図21を用いて更に詳細に説明する。本図はコアスイッチ部をより詳細に記述したものである。入力インターフェース3は送信したいバケットの一部もしくは全部をセルスイッチ内の入力バッファ121に転送する。スイッチ内のスケジューラ61は、各入力インターフェース3から到来するバケットの先頭セルの装置内ヘッダを読み出す（130）。そして入力側の要求に従いスイッチの接点の開閉を行い（132）、バケットのスイッチングが行われる。1バケット分のセルが全て送信されると、スケジューラは該当接点の解放を行い、次のバケットのスイッチングの受付を行う。複数の方路から同一出力方路に対して要求が行われた場合には、スケジューラはまず優先度の高いバケットを優先して転送する。また、複数のバケットが同一優先度となった場合は、スケジューラは重み付きラウンドロビン（WRR）方式によってスイッチングを行うバケットを決定する。

【0037】なお、スイッチ設定情報68はスイッチにて方路決定後廃棄してもよいし、出力側で廃棄してもよい。

【0038】また、入力側インターフェース内のキューでは、内部ヘッダ情報68を各セル群の先頭に配置したが、スイッチ設定情報は論理的にセル群の先頭に配置されれば良く、インターフェース上で物理的に別の記憶手段に格納しておき、セル群がスイッチに出力される時に併せてセルスイッチに送られるように構成しても良い。

【0039】ところで、バケットスイッチでは、HOL(Head of Line)ブロッキングが問題となる。これは一つの出力側インターフェースに対して、複数の入力側インターフェースが同時にセルを送信しようとしたときに起こるもので、待たされた側の入力側インターフェースに、他の出力側インターフェースに送信できる後続のバケットがあるにも関わらず、先頭のバケットが待たされているので、転送できない状態になり、その結果、スイッチ

のスループットが下がってしまう現象である。

【0040】これを回避するために、スケジューラ61を用いることが考えられる。このスケジューラでは、出力側インターフェースの通信空き状態を常時監視し、各入力側インターフェースに対して、その空き状態を常時通知する。入力側インターフェースでは、出力方路振分部分で各バケットの送信先である各出力側インターフェースを識別し、これらのバケットを各出力側インターフェース対応にキューイングする。そして空き状態の出力側インターフェース行きのバケットを選択して、スイッチにバケットを送信する。これにより、HOLブロッキングを回避することができ、スイッチのスループットを向上することができる。

【0041】図21を用いて更に詳細に説明する。スケジューラ61は全ての出力方路の閉塞状況（バケット転送中であること）を認知している。この情報をスイッチから各出力側インターフェース送出されるバケットの装置内ヘッダを搭載する先頭セルに搭載して各インターフェースに常時通知を行う。受信した各出力側インターフェースでは、出力方路の閉塞状況を取得し、同一カードに搭載されている入力側インターフェースに送付する。入力側インターフェースでは本情報を出力キュー選択部が受け取り、閉塞していない方路に出力するバケットを優先してスイッチ部に転送する。これにより、HOLブロッキングの確率を著しく下げることが出来、スイッチの性能を向上させることが出来る。

【0042】なお、コアスイッチから入力側のインターフェースへの出力方路の閉塞状況の通知手段としては、スケジューラから各入力側インターフェースに対して制御線を介して行う方法がある。また次の様な手段も考えられる。

【0043】スケジューラ61は閉塞状況を各出力側インターフェース行きの出力バッファ122に通知（133）し、ここで出力されるバケットのヘッダ領域に閉塞状況を書き込む。出力側インターフェースでは本情報を抜きとり、一般に同一カード上に搭載されている入力側インターフェースに通知を行う。入力側インターフェースでは本情報に基づきバケットのスイッチ部への送信を行う。この方式によりコアスイッチと入力側インターフェースの間に個別の通知線を設ける必要が無くなるため、カードのピンの不足の問題が解消できる。

【0044】また、HOLブロッキングを回避する別の方法として、入力側インターフェースからスケジューラに対して転送要求を出すようにしても良い。入力側インターフェースでは、前記の例と同様に出力方路振分部分で各バケットの送信先である各出力側インターフェースを識別し、これらのバケットを各出力側インターフェース対応にキューイングする。そしてキューの状況を出力キュー選択部で監視し、スケジューラに申告する。スケジューラでは各入力側インターフェースのリクエスト状況と出

力側インターフェースの空き状況を計算し、各入力側インターフェースに対してそれぞれ特定の出力インターフェース行きのパケットの送信を指示する。入力側インターフェースではこの指示に従い1パケットを構成するセル群の送信を行い、これによりHOLブロッキングを回避することができる。

【0045】次に、パケットの優先送信制御について説明する。インターネットには様々な種類のサービスが収容されるため、特定のパケットを優先的に送信したい場合がある。例えば、VPN (Virtual Private Network) 内を流れるパケットを優先的に送信する場合や、リアルタイム性が要求される動画データ等である。本実施例では、そのような機能も実現することができる。図2に特定パケットを優先的に送信するための入力側インターフェース63を示す。本インターフェースでは、各出力側インターフェース対応にキューを用意するだけでなく、その優先度にも応じてキューを用意する。たとえば優先度がHighとLowの2クラスを定義する場合、出力側インターフェース×2個のキューが設けることになる。出力方路振分63では、出力方路以外にパケットの送信優先度を判定し、各キュー61に振り分けを行う。そしてセルスイッチへは優先度の高いものを中心に送信を行う。これにより、パケットの優先度に合わせた送信を行うことができる。

【0046】図19を用いて入力インターフェース部3におけるスイッチへ送付するパケットの選択アルゴリズムについて説明する。まず、各インターフェース行きで同一クラス内でのWRRを行い(111)、出力パケット候補を決定する。更にこれらの出力パケット候補から、優先度クラスの高いものを選択して出力パケットとする(110)。そしてパケットのスイッチへの送信を開始する。

【0047】図20を用いて閉塞情報がフィードバックされる場合の、入力インターフェース部におけるスイッチへ送付するパケットの選択アルゴリズムについて説明する。まず、各インターフェース行きでかつ出力方路が閉塞していないものに関して、同一クラス内でのWRRを行い、出力パケット候補を決定する(114)。更にこれらの出力パケット候補から、優先度クラスの高いものを選択して出力パケットとする(110)。そしてパケットのスイッチへの送信を開始する。

【0048】また同一出力方路行きのパケットが同時に入力された場合には、スイッチ部で優先度に基づき判断を行い、優先パケットが優先して出力される事は前述したとおりである。

【0049】なお、入力インターフェースにおける出力方路振り分け部の優先度の判断については、到来するIPパケットのヘッダの特定部分を識別することにより行う。ここでIPパケットのヘッダとは、IPヘッダ及びTCPヘッダを指す。図16にIPパケットのパケットフォー

マットを示す。より詳細には、IPパケットのTOS (type of service) フィールド142により判断したり、又はパケットの送信、受信アドレス(151、150)情報により識別を行ったり、TCPヘッダのポート番号により識別を行ったりすることが考えられる。

【0050】[実施例2] 図3は本発明によるパケット通信装置の一実施例である。本実施例では、コンテナ単位の通信路のつなぎ換えを行うコンテナスイッチ2によりスイッチングを行い、入力側インターフェースでは同一出力インターフェース行きの一又は複数のパケットを搭載するコンテナを作成し、出力側インターフェースではコンテナからパケットを取り出し、伝送路に送出する。コンテナスイッチ2はコンテナ単位のスイッチングを行うもので、スイッチリソースの確保、開放をコンテナがスイッチを通過する時間(タイムスロット)で行う。

【0051】入力側インターフェースでは、到来したパケットを出力方路振分10が行き先出力インターフェース毎に振り分けて、それぞれのキュー15に蓄積する。それぞれのキューでは、コンテナの生成が行われる。図中キューの上段はパケットを示し、下段(固定長のもの)はコンテナを示している。コンテナには1ないし複数のパケットが搭載され、コンテナの残りの部分にはPAD

(図中黒塗で示す)が搭載され、一つのコンテナを構成する。なお、パケットが到着して、ある一定の時間が経過した場合、別のパケットが搭載できる場合でもPADを詰めてコンテナを構成する場合もある。コンテナが構成されると、スケジューラに対して送信準備完了のリクエストを送信する。スケジューラは各入力側インターフェースのリクエストを計算し、それぞれの入力側インターフェースに対して特定の出力側インターフェース行きのコンテナの出力許可を送信する。そして各入力側インターフェースからコンテナがコンテナスイッチに送信され、それぞれ各出力側インターフェースに送付される。

出力側インターフェースではコンテナからパケットを取り出し、伝送路へと送出する。本実施例ではコンテナ単位でスイッチングを行うが、コンテナの単位が大きいため、大容量スイッチの構成に適している。また、本実施例では、1つのパケットが複数のコンテナにまたがることは無いため、出力側インターフェースでは1つのキューで受信してもパケットを再構成できる。

【0052】図4にコンテナの構成例を示す。コンテナにパケットを詰め、受信側で再度パケットを取り出すためには、パケットとパケットの境界を識別できる仕組みが必要である。本構成例では、パケット本体にバイト毎にパケット先頭識別フラグ31をつける。パケットの先頭にはフラグ“1”をたて、それ以外のところを“0”にして送信する。そしてPAD部分では、全てのフィールドを“1”にして送ることにより、パケットの境界及びPAD部分の識別を行うことができ、受信側ではパケットの再

構成を行うことができる。

【0053】図5はコンテナの別の構成例を示す。本構成例ではコンテナの先頭に境界表示ヘッダを設けている。この境界表示ヘッダはバイト毎のビットマップ構成をしており、前記コンテナの構成例と同様にパケットの先頭となるバイトに“1”を示し、それ以外のバイトには“0”を示し、PAD部分には“1”を示す。これによりパケットの境界及びPAD部分の識別を行うことができ、受信側ではパケットの再構成を行うことができる。

【0054】図4、図5を用いて、コンテナの構成例を示したが、その他にも境界識別を行う方式としては、PP P(Point to point protocol)のようなコードバイオレーションによる識別方法を用いることもできる。

【0055】図6に本実施例によるパケット通信装置の動作をフロー図で示す。スイッチのコンテナ処理時間に同期して処理が行われる。次のコンテナ処理時間に各入力インターフェースからコンテナスイッチでスイッチングするコンテナを決定するため、各入力インターフェースはコンテナの作成状況をスケジューラに通知する(送出要求50)。これを受けてスケジューラは次タイムスロットでのスイッチの接続を決定(51)し、各入力側インターフェースに通知する(出力方路指示52)。そして次スロットのスイッチの接続関係をコンテナスイッチに通知する(スイッチ接続指示:53)。次コンテナ処理時間にはスケジューラの指示に合わせて入力側インターフェース及びコンテナスイッチがコンテナを転送する。

【0056】前記実施例では、スケジューラは入力側インターフェースの要求に応じてスケジューリングを行う実施例であったが、スケジューラが入力側インターフェースの要求を受けずに、予め決められたスケジューリングを行う方式(プレスケジューリング方式)を採用しても良い。

【0057】また、本コンテナ方式に於いて、実施例1で説明したように、パケットの優先度に応じたパケットの送信を行うこともできる。この場合には、入力側インターフェースでは、出力側インターフェースに応じてキューを設けるだけでなく、優先度に応じてキューを設け、それぞれのキュー毎にコンテナを作成する。スケジューラはこの優先度を考慮に入れてスケジューリングを行い、これにより優先パケットの優先転送を行うことができる。

【0058】〔実施例3〕図7は本発明によるパケット通信装置の一実施例である。本実施例もまた、コンテナ単位でスイッチングを行うので、実施例2と同様、大容量スイッチ内部の並列処理が有効になる。

【0059】図7のパケット通信装置の構成を説明する。コンテナスイッチ2はコンテナ単位のスイッチングを行うもので、スイッチリソースの確保、開放をコンテナがスイッチを通過する時間(タイムスロット)で行うものである。コンテナ生成部3ではそれぞれの出力方路

に対応するキュー11を持つ。入力してきた可変長パケットは出力方路振分10で出力方路を検索、決定した後、出力方路に対応したキューに滞留される。キューに滞留されたパケットはコンテナに搭載される。スケジューラの行うスケジューリングにに従い、コンテナは所望の出力インターフェースにスイッチングされ、コンテナ分解部4では入力先毎に用意されたキューに滞留される。滞留されたパケットは出力方路スケジューラに従い伝送路に送出されていく。

10 【0060】本実施例が実施例2と異なるのは、後述するように、パケットを複数のコンテナにまたがって搭載できるようにしている点である。このため、出力側インターフェースでは、入力側インターフェース対応にキューを設けている。しかし、パケットの切れ目を意識しないでコンテナにパケットを詰めるため、常時PADを入れる必要がなく(ただし、長時間同一方路行きのパケットが到来しない場合、装置内ディレイが大きくなるのを防ぐためにPADを挿入することがあってもよい)、従ってコンテナの使用率を高めることができる。

20 【0061】図8にコンテナの一実施例を示す。各キューに転送されたパケットはコンテナに搭載されていく。これらのパケットはパケットの区切りに関係なく、コンテナに詰められていく。例えばパケットCはコンテナA(30-A)とコンテナB(30-B)にまたがって搭載されている。また、パケットが一定時間到来しない場合には、コンテナがパケットで埋まらない場合にもコンテナを送出する場合がある。この場合コンテナの残り部分はPADで埋められる。

30 【0062】またコンテナに搭載された場合、出力側のコンテナ分解部ではコンテナ中のパケットの切れ目を知る必要がある。このため、本実施例では、パケットを搭載するフィールドに並行して、1ビットの先頭識別フィールドを設けている。先頭識別フィールドでは、パケットの先頭の場合にはフラグ1を、それ以外のところでは0をマップすることにより、パケットの先頭、最後を識別することが出来る。またPADを識別するために、PAD部分の識別子は全て1とする。

40 【0063】図9はコンテナの別の構成例を示す。本構成例ではコンテナの先頭に境界表示ヘッダを設けている。この境界表示ヘッダはバイト毎のビットマップ構成をしており、前記コンテナの構成例と同様にパケットの先頭を先頭となるバイトに1を示し、それ以外のバイトには0を示し、PAD部分には1を示す。これによりパケットの境界及びPAD部分の識別を行うことができ、受信側ではパケットの再構成を行うことができる。

【0064】図8、図9を用いて、コンテナの構成例を示したが、その他にも境界識別を行う方式としては、PP P(Point to point protocol)のようなコードバイオレーションによる識別方法を用いることもできる。

50 【0065】図10に本実施例によるパケット通信装置

の動作をフロー図で示す。スイッチのコンテナ処理時間に同期して処理が行われる。次のコンテナ処理時間に各入力インターフェースからコンテナスイッチでスイッチングするコンテナを決定するため、各入力インターフェースはコンテナの作成状況をスケジューラに通知する（送出要求 50）。これを受けてスケジューラは次タイムスロットでのスイッチの接続を決定(51)し、各入力側インターフェースに通知し、更に送信側インターフェースにも通知する(出力方路指示52)。そして次スロットのスイッチの接続関係をコンテナスイッチに通知する（スイッチ接続指示：53）。次コンテナ処理時間にはスケジューラの指示に合わせて入力側インターフェース、出力側インターフェース及びコンテナスイッチがコンテナを転送する。

【0066】前記実施例では、スケジューラは入力側インターフェースの要求に応じてスケジューリングを行う実施例であったが、スケジューラが入力側インターフェースの要求を受けずに、予め決められたスケジューリングを行う方式（プレスケジューリング方式）を採用しても良い。

【0067】また、本コンテナ方式に於いて、実施例1で説明したように、パケットの優先度に応じたパケットの送信を行うこともできる。図11、図12に入力側インターフェース及び出力側インターフェースの構成を示す。入力側インターフェースでは、出力側インターフェース単位と同時に優先クラスに対応したキューを持つ。出力方路振分部では、パケットを出力側インターフェースと優先クラスに応じてそれぞれ所望のキューにキューイングする。各キューではそれぞれコンテナを作成する。そして入力側インターフェースは、それぞれのキューの状況をスケジューラに通知し、スケジューラからの指示に従い、コンテナの送出を行う。出力側インターフェースでは、入力側インターフェース及び優先クラスに応じてキューを持ち、それぞれのキューでパケットを再構成して、出力方路スケジューラの指示に従い、パケットを伝送路に送出する。これによりパケットの優先度に応じた転送を行うことができる。

【0068】

【発明の効果】本発明により、大容量のパケット通信装置が低コストで実現できる。また、超大容量のパケット通信装置が実現できる。

【図面の簡単な説明】

【図1】本発明のパケット通信装置の一構成例である。

【図2】本発明のパケット通信装置の入力側インターフェースカードの一構成例である。

【図3】本発明のパケット通信装置の一構成例である。

【図4】本発明のパケット通信装置で使用するコンテナ

フォーマットの一構成例である。

【図5】本発明のパケット通信装置で使用するコンテナフォーマットの一構成例である。

【図6】本発明のパケット通信装置の動作の一実施例を示すフロー図である。

【図7】本発明のパケット通信装置の一構成例である。

【図8】本発明のパケット通信装置で使用するコンテナフォーマットの一構成例である。

【図9】本発明のパケット通信装置で使用するコンテナフォーマットの一構成例である。

【図10】本発明のパケット通信装置の動作の一実施例を示すフロー図である。

【図11】本発明のパケット通信装置の入力側インターフェースカードの一構成例である。

【図12】本発明のパケット通信装置の出力側インターフェースカードの一構成例である。

【図13】本発明のパケット通信装置内でIPパケットを装置内セルに分割する際のフォーマットの一実施例である。

【図14】本発明のパケット通信装置内でIPパケットを装置内セルに分割する際のフォーマットの一実施例である。

【図15】本発明のパケット通信装置内でIPパケットを装置内セルに分割する際のフォーマットの一実施例である。

【図16】本発明のパケット通信装置に入力されるIPパケットのフォーマットである。

【図17】本発明のパケット通信装置の一構成例である。

【図18】本発明のパケット通信装置の一構成例である。

【図19】本発明のパケット通信装置の入力インターフェースにおける出力パケット決定アルゴリズムの一実施例である。

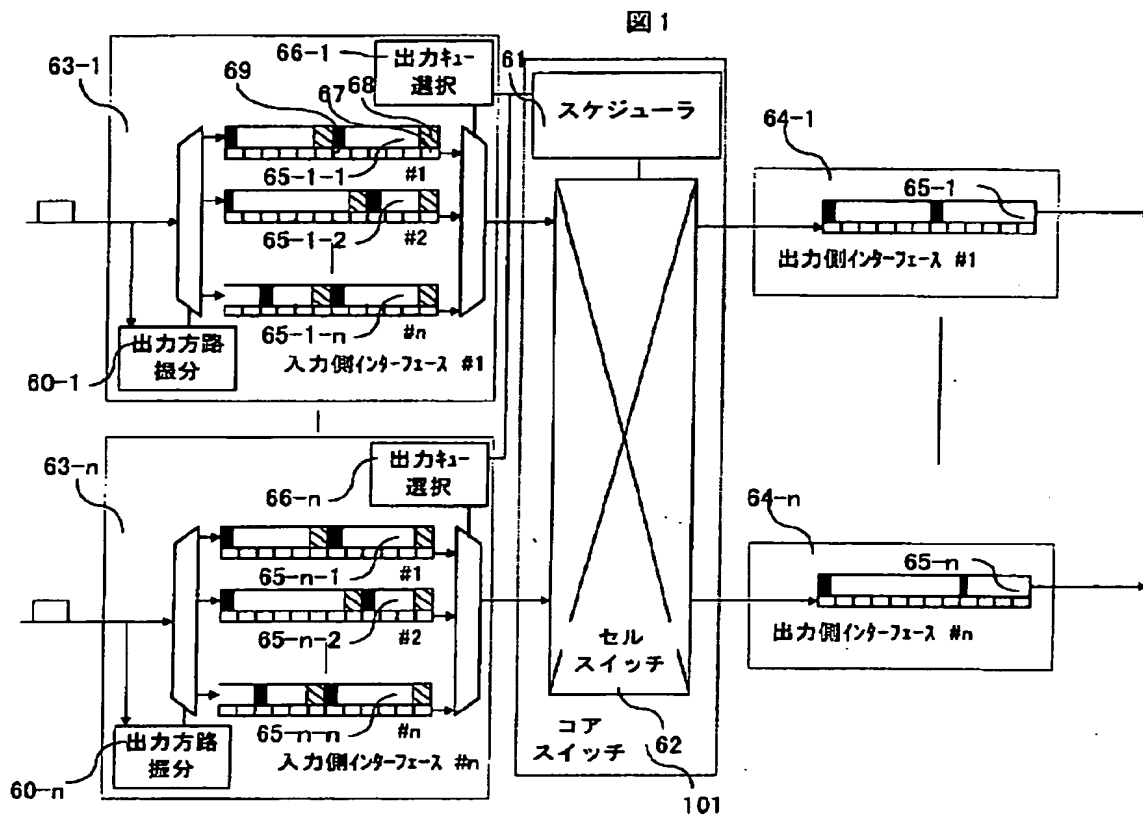
【図20】本発明のパケット通信装置の入力インターフェースにおける出力パケット決定アルゴリズムの一実施例である。

【図21】本発明のパケット通信装置のコアスイッチの一構成例である。

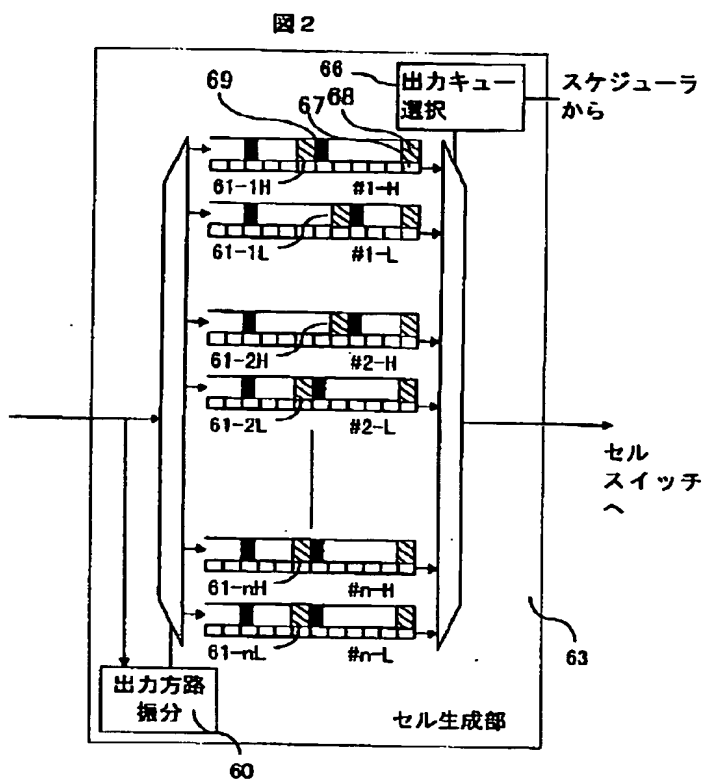
【符号の説明】

1 DDDスケジューラ、2 DDDコンテナスイッチ、3 DDD入力側インターフェース、4 DDD出力側インターフェース、10 DDD出力方路振分、20 DDD出力方路スケジューラ、30 DDDコンテナ、40 DDDコンテナ、61 DDDスケジューラ、62 DDDセルスイッチ、63 DDD入力側インターフェース、64 DDD出力側インターフェース。

【図1】



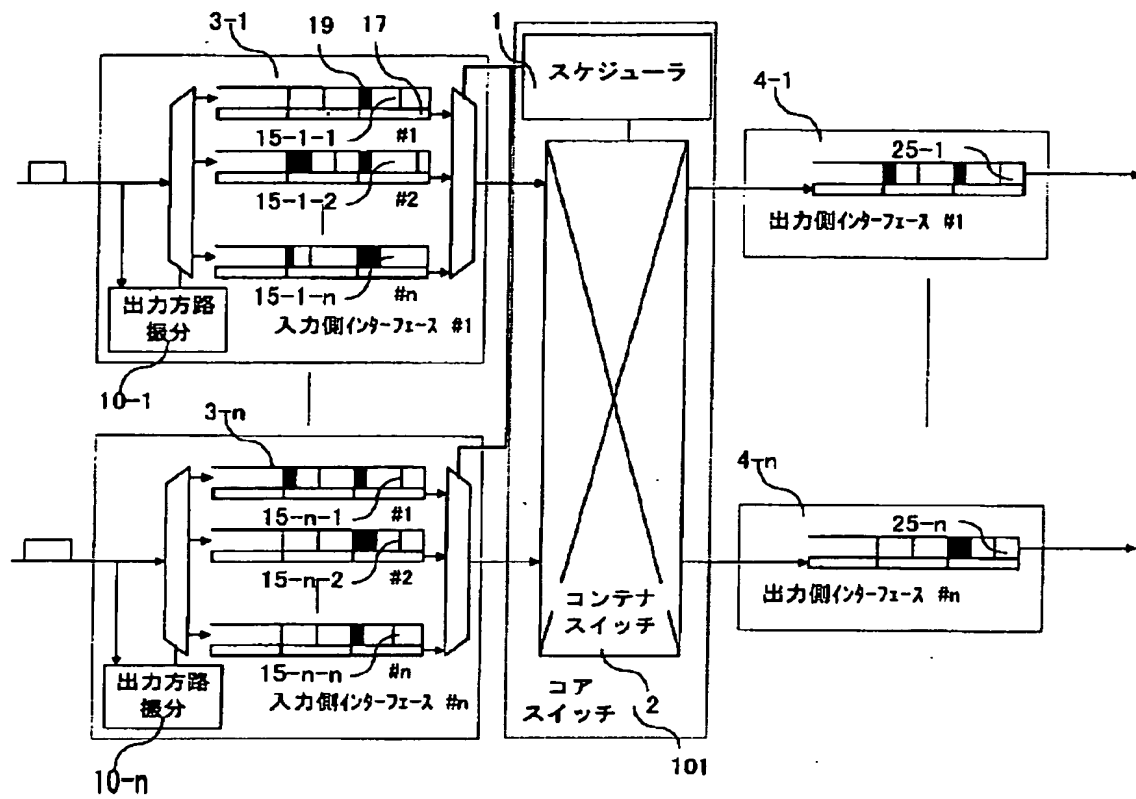
【図2】





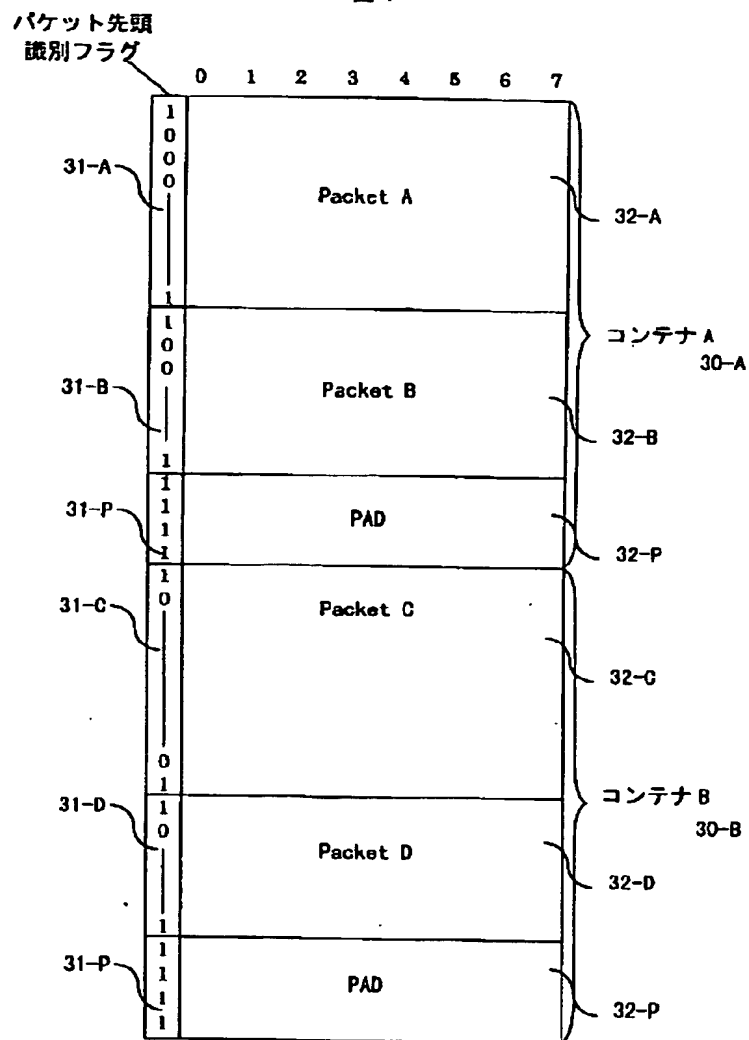
【図3】

図3



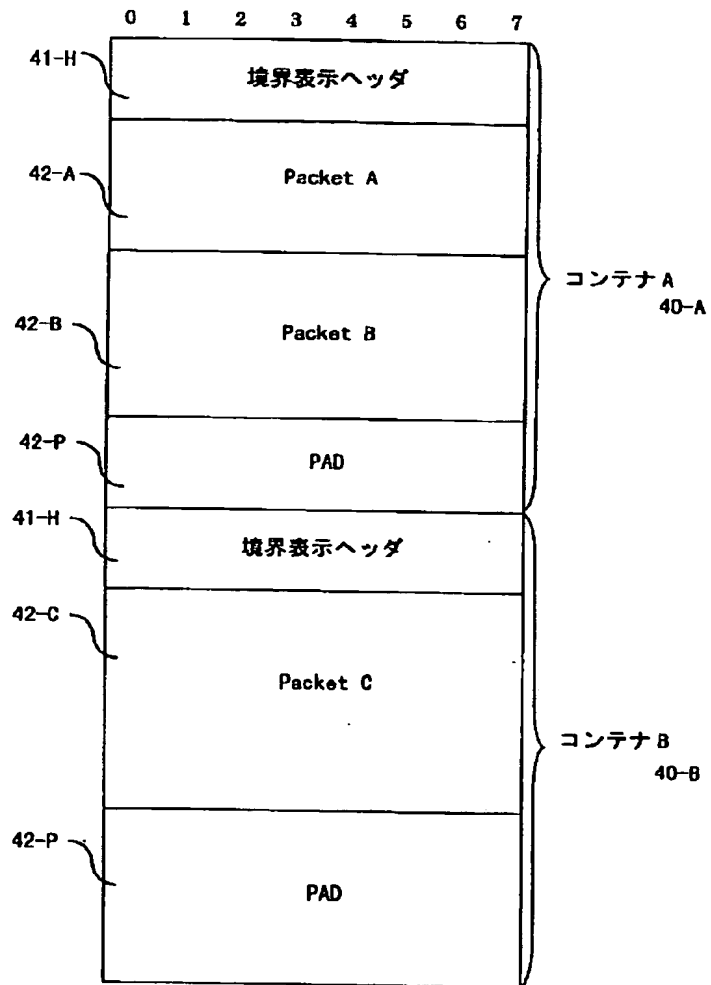
【図4】

図4



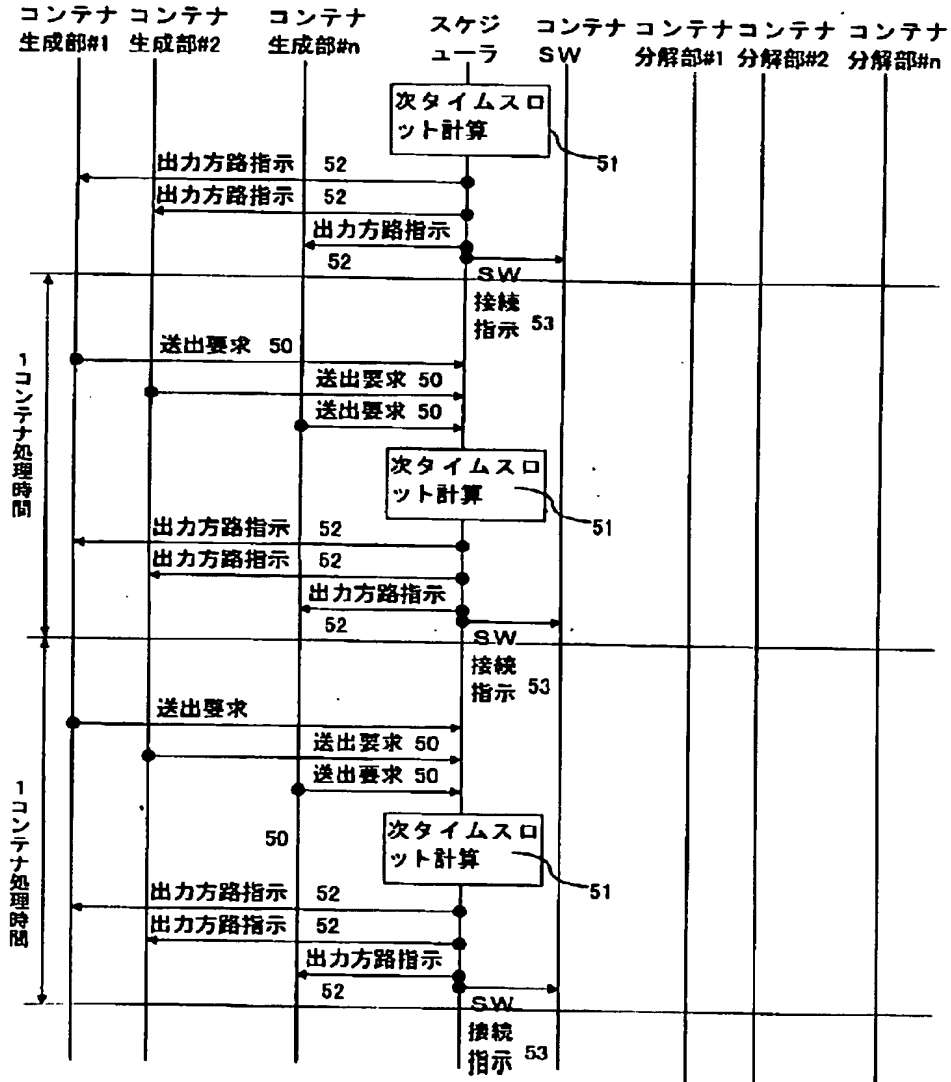
【図 5】

図 5

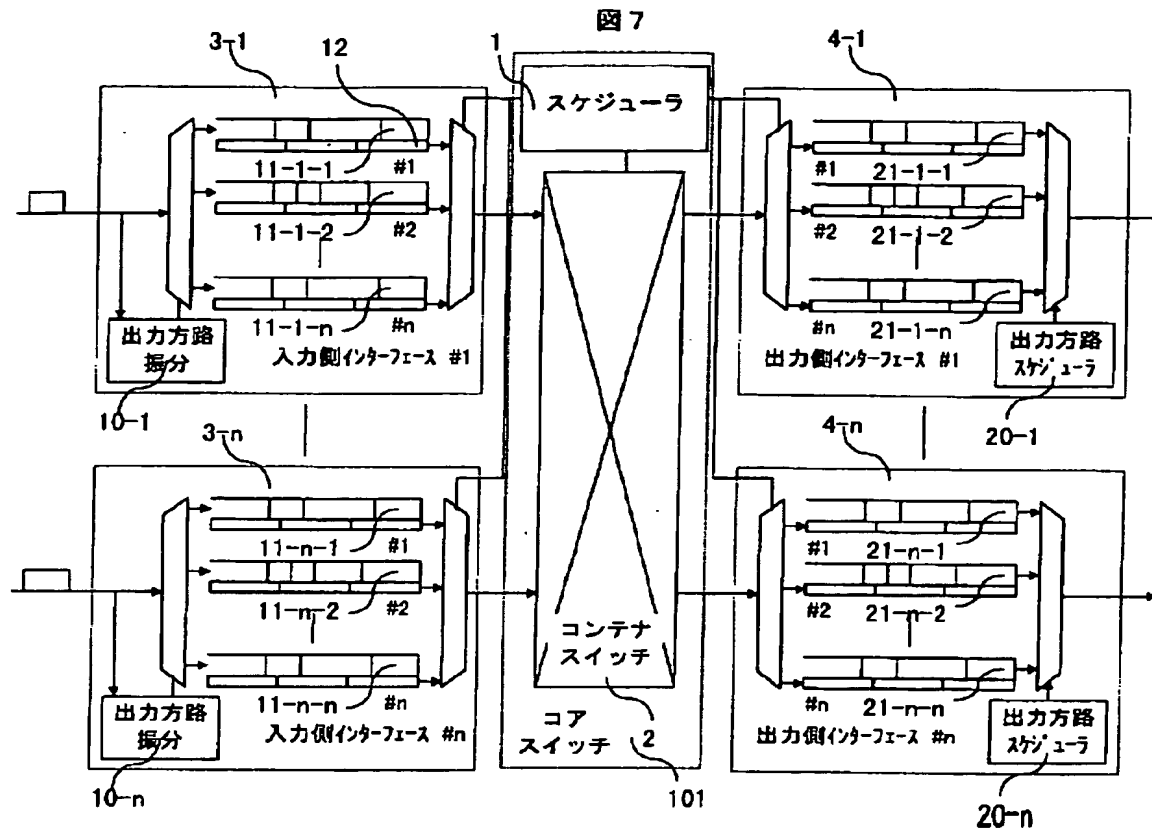


【図6】

図6

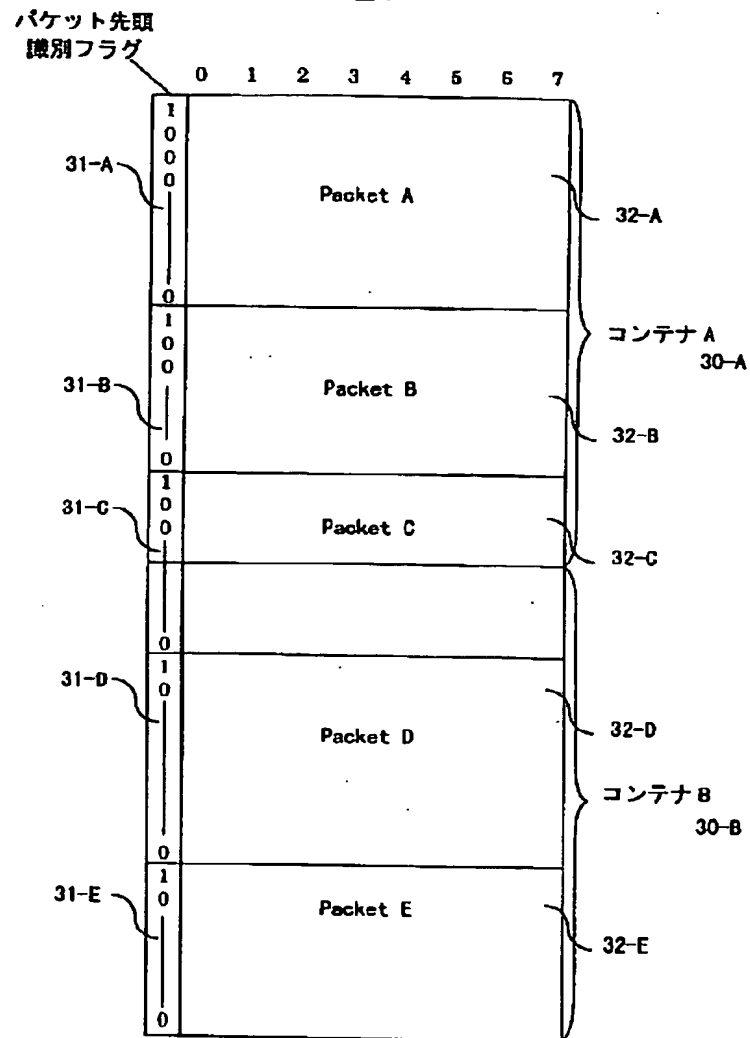


【図7】



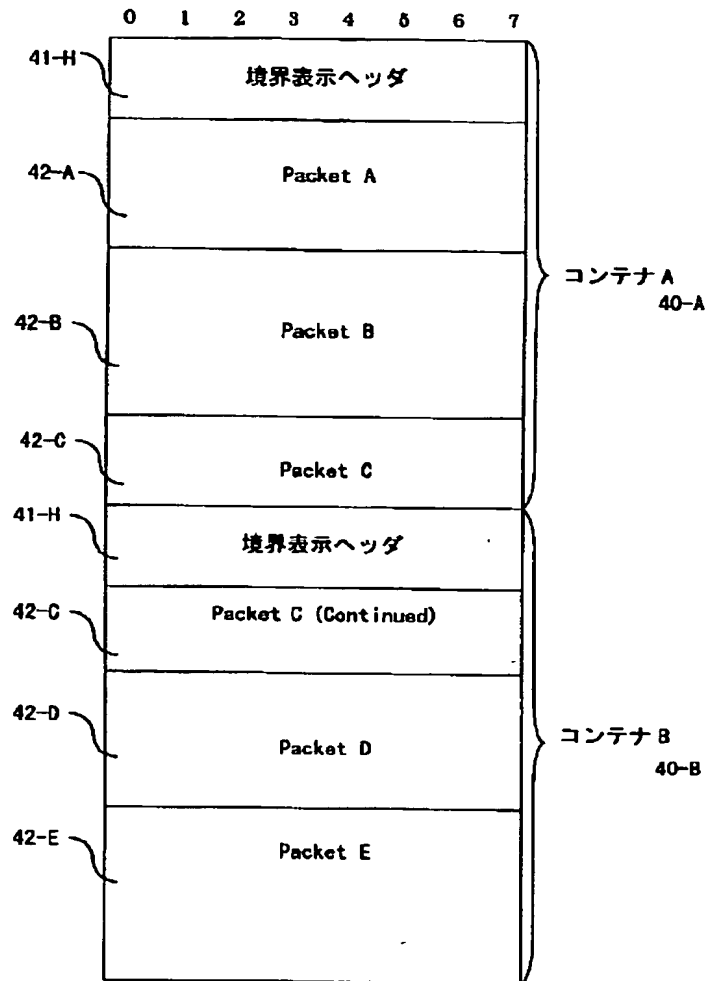
【図8】

図8



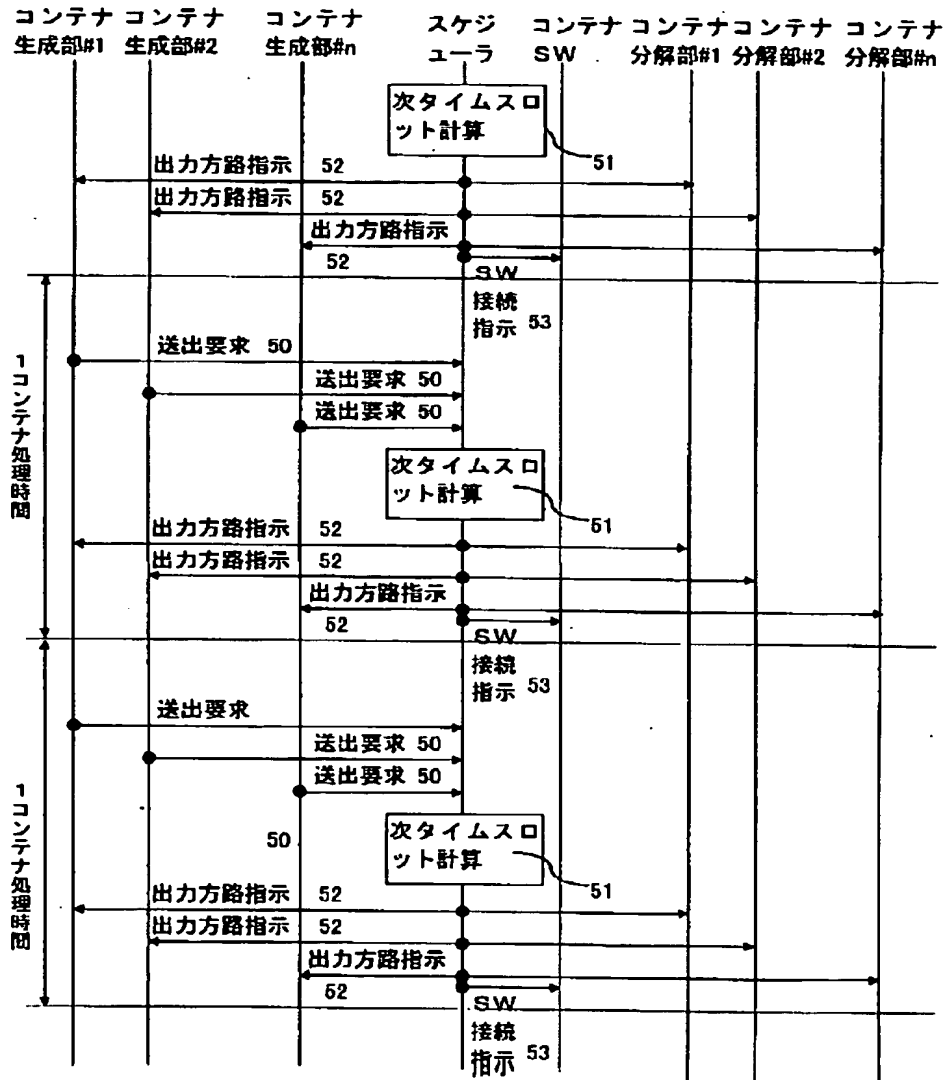
【図 9】

図 9



【図10】

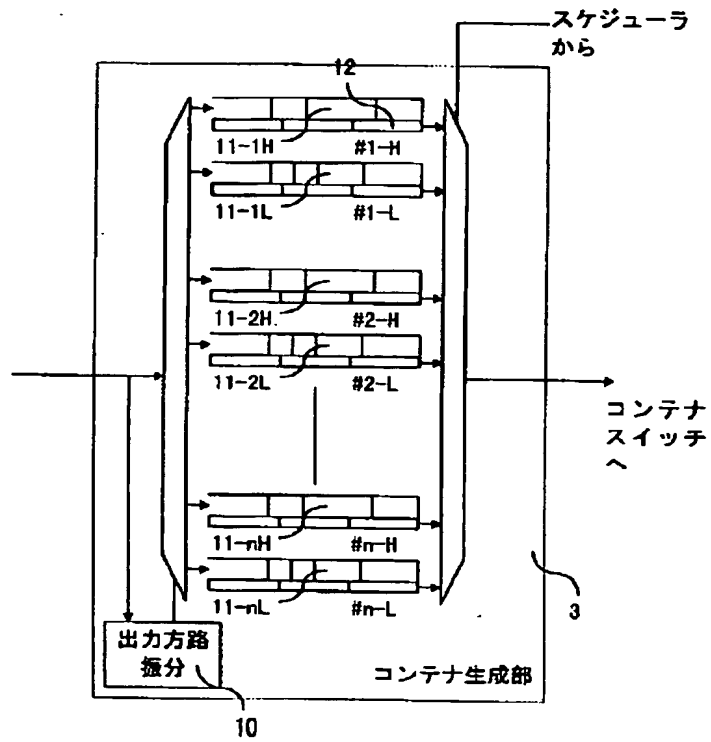
図10





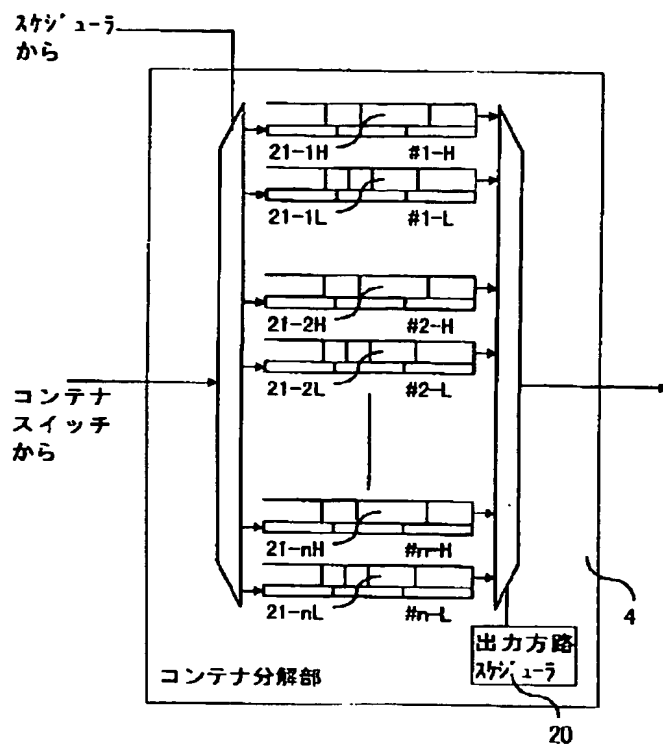
【図11】

図11



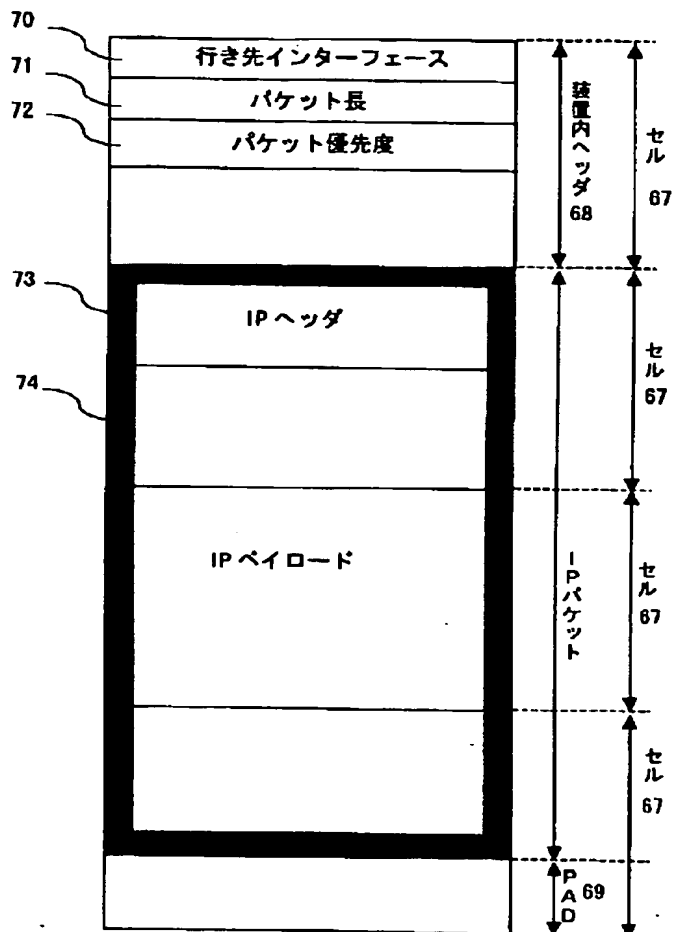
【図12】

図12



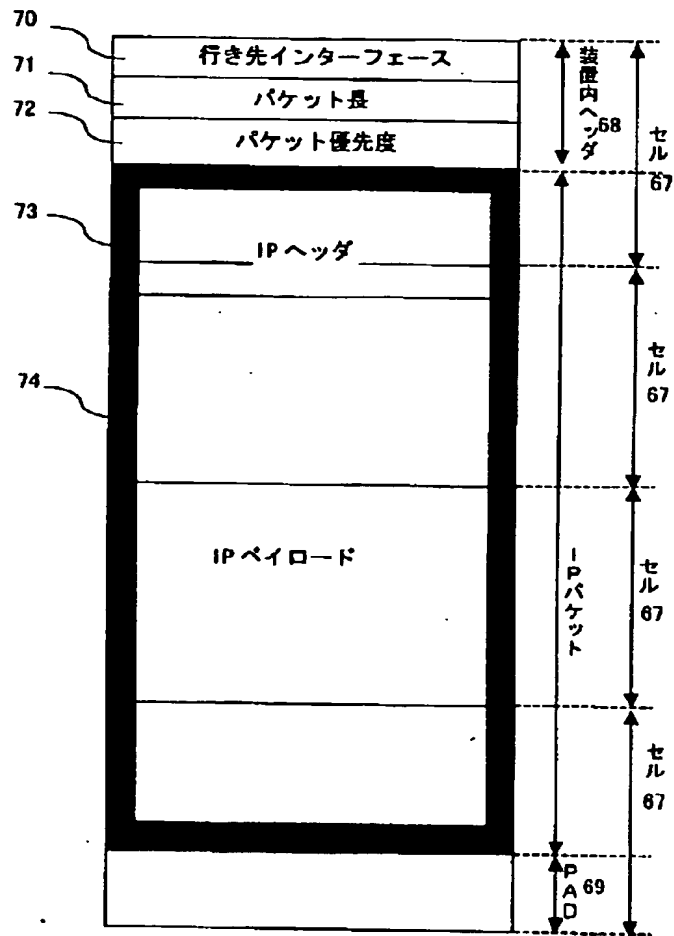
【図13】

図13



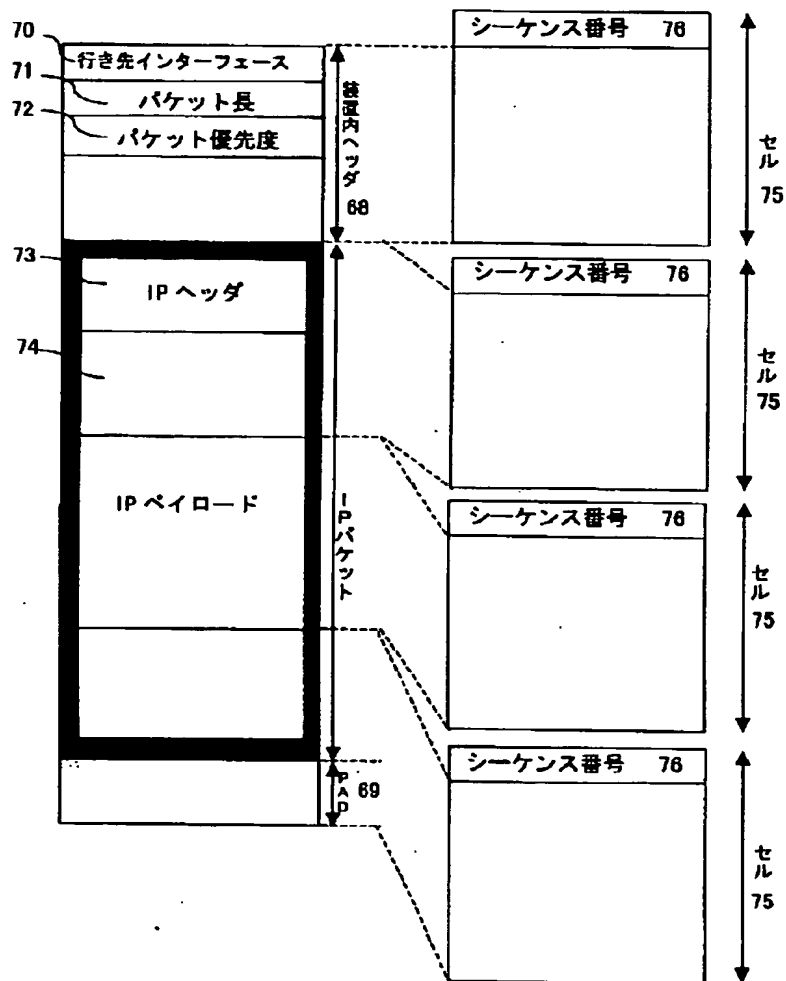
【図14】

図14

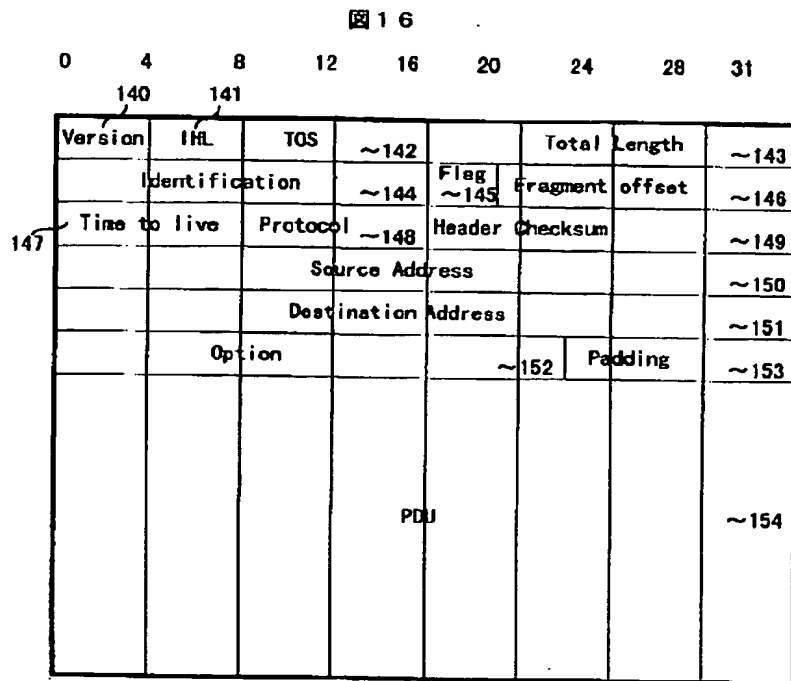


【図 15】

図 15



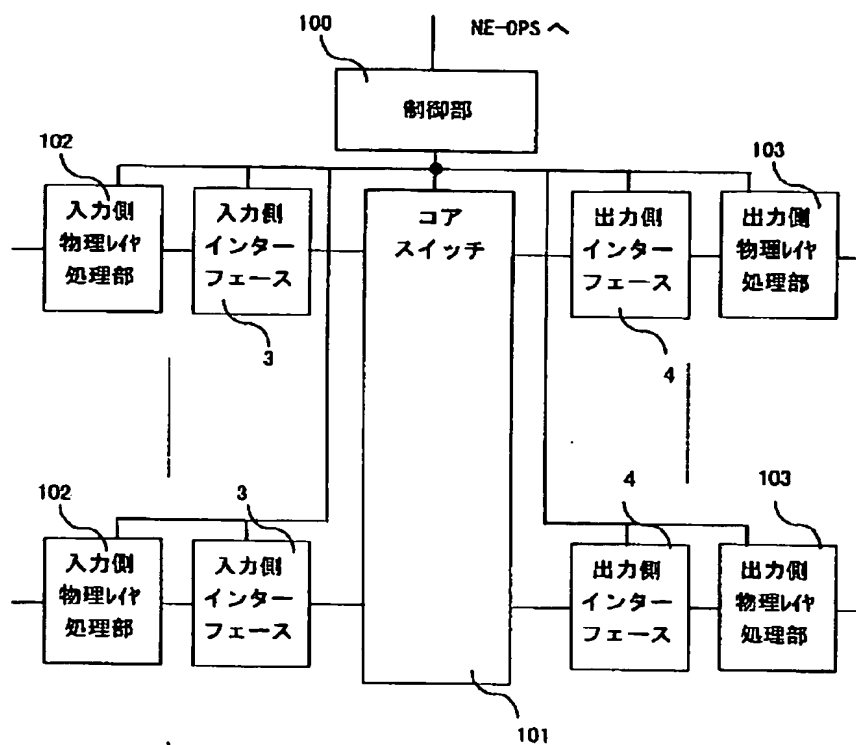
【図16】



IPv4 フレームフォーマット

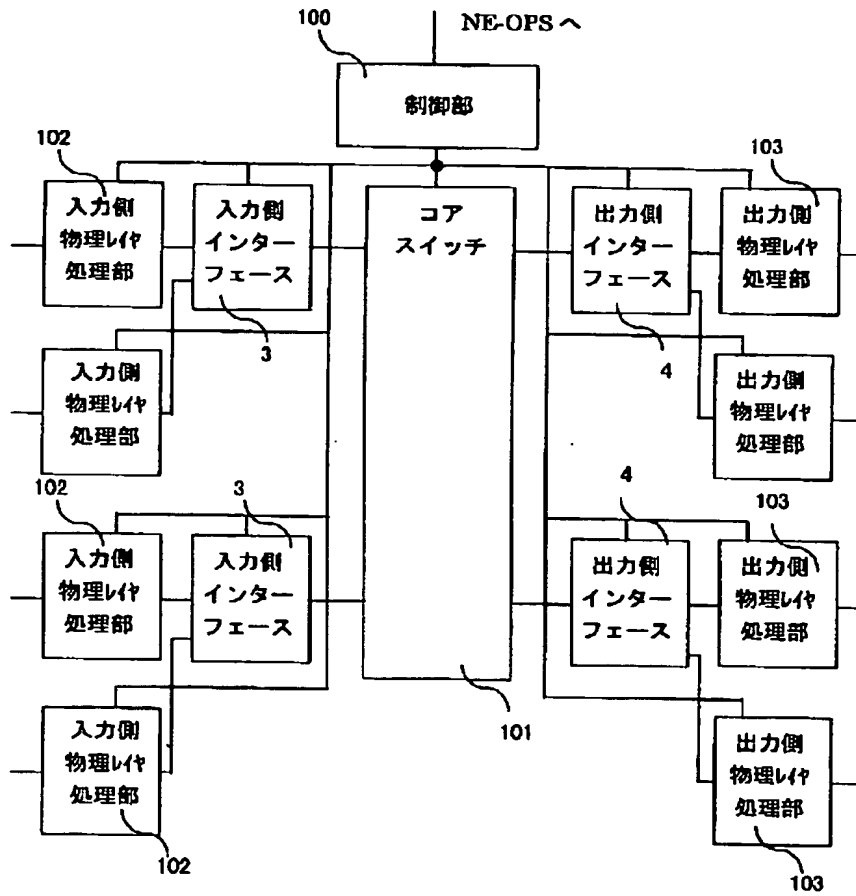
【図 17】

図 17



【図 18】

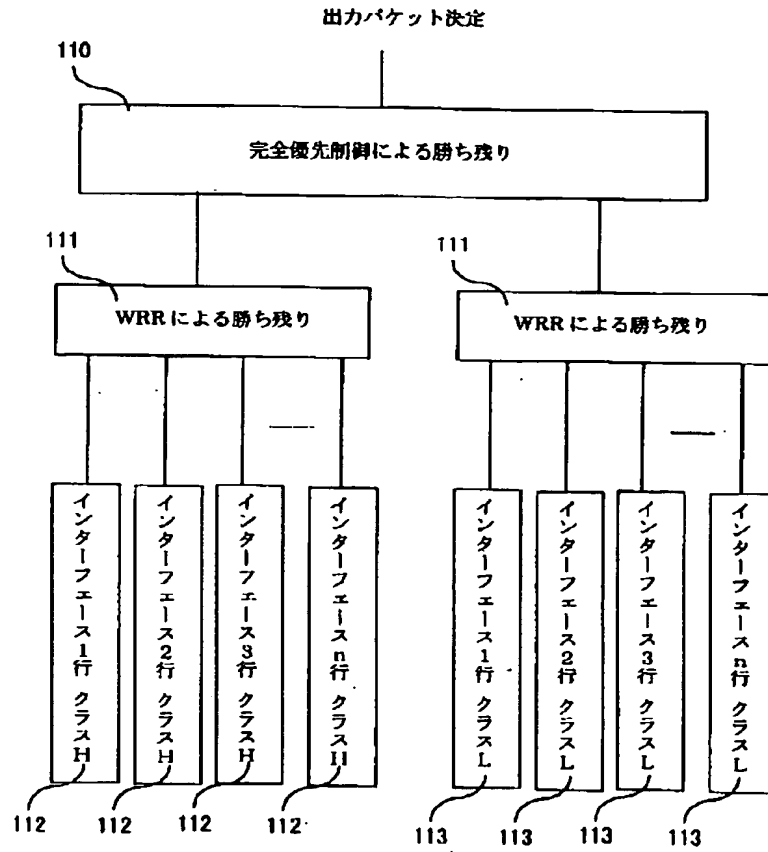
図 18





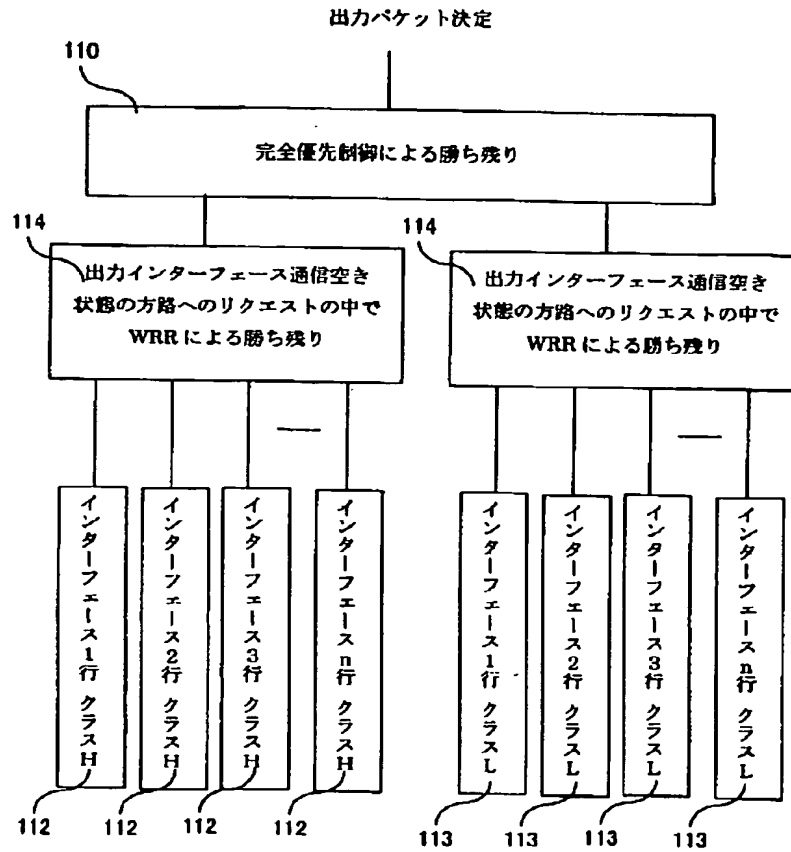
【図19】

図19



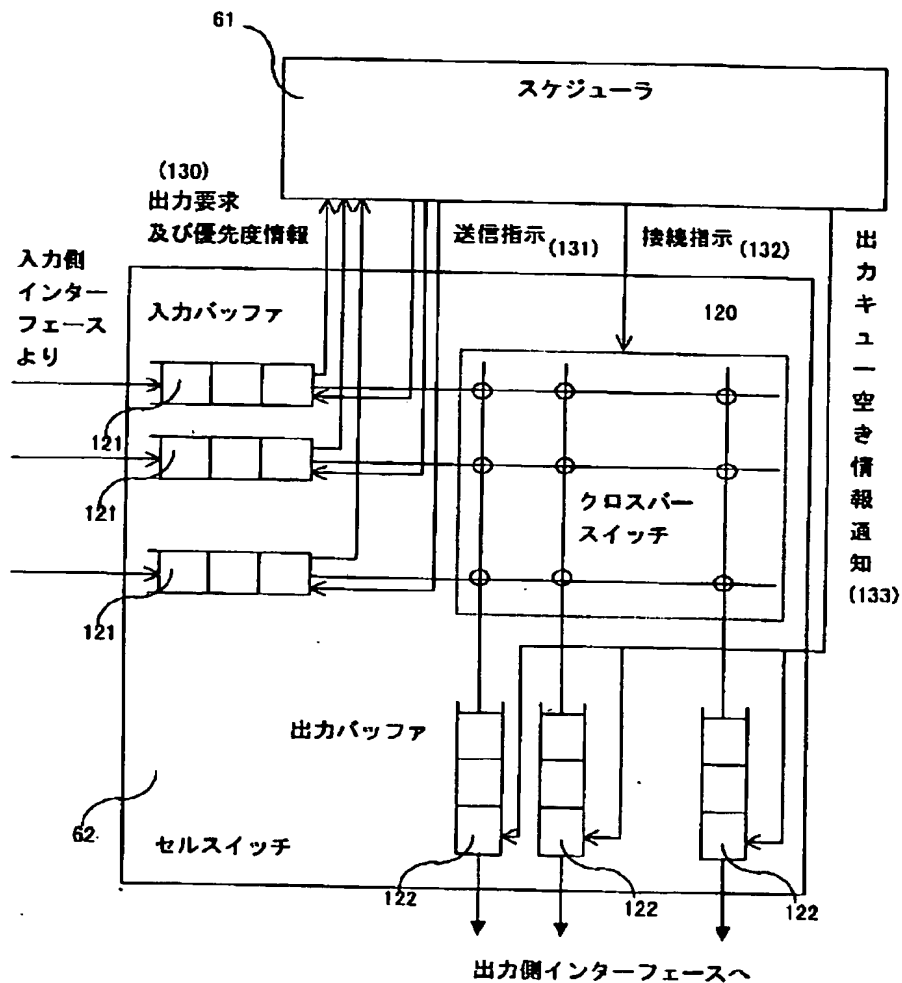
【図20】

図20



【図21】

図21



フロントページの続き

(72)発明者 松山 信仁  
神奈川県秦野市堀山下1番地 株式会社日立  
インフォメーションテクノロジー内

(72)発明者 相本 毅  
東京都国分寺市東恋ヶ窪一丁目280番地  
株式会社日立製作所中央研究所内

(72)発明者 遠藤 昇  
東京都国分寺市東恋ヶ窪一丁目280番地  
株式会社日立製作所中央研究所内

(72)発明者 若山 浩二  
東京都国分寺市東恋ヶ窪一丁目280番地  
株式会社日立製作所中央研究所内

(72)発明者 森脇 紀彦  
東京都国分寺市東恋ヶ窪一丁目280番地  
株式会社日立製作所中央研究所内

45 Fターム(参考) 5K030 GA05 HA10 HB28 HB29 JA05  
KX18 LA03